

## LUCRAREA 3

### SISTEM DE INTRODUCERE A DATELOR DE LA TASTATURĂ

#### 1 Introducere

Sistemele de calcul electronic, precum și noile generații de aparate electronice de măsurare și control cu microprocesoare posedă, pentru dialogul om – mașină, diferite sisteme de introducere a datelor. La micro sisteme, de regulă, metoda cea mai folosită pentru introducerea datelor este sistemul tastaturii. Aceasta are avantajul unei construcții relativ simple, cu siguranță mare în funcționare, dar nu permite viteze mari de introducere a datelor. Prin urmare, acest tip de sistem este recomandabil în aplicațiile în care viteza de achiziție a datelor nu este o problemă critică.

Organizarea tastaturii la micro sisteme este, de obicei, de tip matricial, la apăsarea unei taste realizându-se contact între o bară linie și o bară coloană. Pentru obținerea unor bune performanțe, un sistem de introducere a datelor trebuie să răspundă următoarelor cerințe:

- să elimine oscilațiile de contact la închiderea unui contact mecanic, care face legătura la o conexiune de alimentare; prin contact nu se transmite un semnal treaptă (ca în cazul ideal), ci apare un tren de impulsuri de frecvență relativ ridicată, care dispare după un anumit timp. La ieșire se obține un nivel de tensiune constant. Aceste impulsuri pot da efecte nedorite, cum ar fi introducerea repetată a aceleiași cifre sau operator.

- să elimine dubla tastare (arbitrarea dublei tastări); această cerință impune ca la apăsarea simultană a două taste, în memoria tampon să se introducă o singură dată (de regulă, neprecizabilă). Introducerea unei noi date presupune, conform acestei cerințe, ca înainte de apăsarea unei taste, toate tastele să fie libere;

- să permită ștergerea unei informații introduse în memoria tampon;

- la punerea sub tensiune a montajului să se introducă cifra zero;

- să permită generarea de coduri pentru cifre și operatori.

#### 2. Construcția tastaturii

În lucrare se folosește o tastatură provenind de la un microcalculator de buzunar. Organizarea exterioară a acesteia este prezentată în fig. 3.1.

Se observă că accesul la liniile și coloanele matricii de contacte se face prin intermediul a 15 pini, aflați în partea superioară a tastaturii. Pentru identificarea legăturilor închise la apăsarea unei taste, se menține tasta respectivă apăsată și, cu ajutorul ohmmetrului, se determină între care din cele 15 bare se închide circuitul.

Rezultatul acestei determinări se înregistrează într-un tabel.

Procedându-se identic pentru toate tastele, se obține în final matricea de conexiuni a tastaturii.

În fig. 3.2 este dat tabelul de conexiuni pentru tastatura folosită în sistemul realizat practic. Se fac următoarele precizări:

- se observă prezența a 3 bare comune la mai multe taste: bara (2), bara (3) și bara (14). În continuare, acestea vor fi considerate bare linii ale matricii de contacte;

- cifrele 1, 2, ..., 9 au ca bară comună bara (14), iar cifra 0 apare pe bara comună (3);

- operatorii apar pe barele comune (2) și (3).

Prezența cifrelor pe o singură bară comună constituie un real avantaj, dar existența cifrei 0 pe altă bară comună decât a cifrelor 1, 2, ..., 9 poate determina complicații constructive.

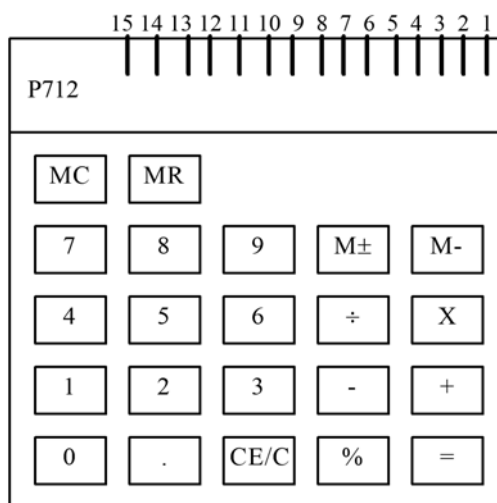


Fig. 3.1

### 3. Realizarea sistemului

Sistemul de introducere a datelor de la tastatură se compune din decodorul de tastatură, memoria tampon și afișajul.

La realizarea practică a decodorului pentru tastatură s-a ținut cont de cerințele din paragraful 1, având în vedere și următoarele particularități:

- codul de introducere a datelor în memoria tampon este *BCD* (cod de 4 biți) pentru toate cifrele 0, 1, 2, ..., 9;
- operatorii sunt decodificați astfel încât să ducă la apariția unui nivel logic "1" (sau "0") la o ieșire bine precizată. Acest mod de lucru permite transferul informației din memoria tampon spre alte zone ale sistemului sau lansarea unor comenzi (semnalizate prin aprinderea unui *LED* pentru fiecare operator).

Tabelul 3.2

tasta/pin	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0			*									*			
1				*										*	
2					*									*	
3						*								*	
4							*							*	
5								*						*	
6									*					*	
7										*				*	
8												*		*	
9											*			*	
%			*								*				
CE/C		*				*									
.			*										*		
=			*			*									
+			*				*								
-			*					*							
÷			*							*					
x			*						*						
M <sup>+</sup> <sub>=</sub>		*						*							
M <sup>-</sup> <sub>=</sub>		*							*						
MC		*					*								
MR		*								*					

Schema electrică a sistemului de introducere a datelor de la tastatură este descrisă în fig. 3.3 și 3.4.

Se folosește un sistem care permite baleierea barelor coloană ale matricii de contacte, cu o frecvență de 1,8 kHz ( $T = 0,55$  ms), mult mai mică decât frecvența oscilațiilor parazite care apar la închiderea contactului mecanic al unei taste. În acest mod, se poate elimina influența negativă a oscilațiilor de contact folosind și anumite elemente de circuit.

Oscilatorul este realizat cu 2 porți *NAND* tip *CDB400* ( $I9 - 8, 9, 10$  și  $I9 - 11, 12, 13$ ). Impulsurile generate de oscilator se aplică prin intermediul porții  $I9 - 4, 5, 6$  pe intrarea de numărare 14 a numărătorului zecimal *CDB490* ( $I13$ ). Acesta este conectat într-o schemă de numărare în cod *BCD* (pinii 12 și 1 legați împreună, ieșirea *A* la intrarea  $B_i$ , atacul făcându-se pe pinul 14 – intrarea  $A_i$ ). Aplicând impulsurile de la oscilator la intrarea de numărare 14, numărătorul numără în inel. Ieșirile *A, B, C, D* ale numărătorului se leagă la intrările corespunzătoare ale unui circuit decodor *BCD - zecimal*, tip *CDB442* ( $I14$ ). Acesta decodifică prin nivel logic "0" la una din cele 10 ieșiri, codul *BCD* primit la intrare.

De exemplu, dacă la intrarea decodorului se aplică  $DCBA = 0110$  (cifra 6), la ieșirea 6 a circuitului integrat *CDB442* se obține "0" logic, toate celelalte ieșiri fiind la nivel "1" logic. Ieșirile circuitului integrat  $I14$  se leagă la bornele necomune (coloană) ale matricii de contacte. Barele comune (liniile)



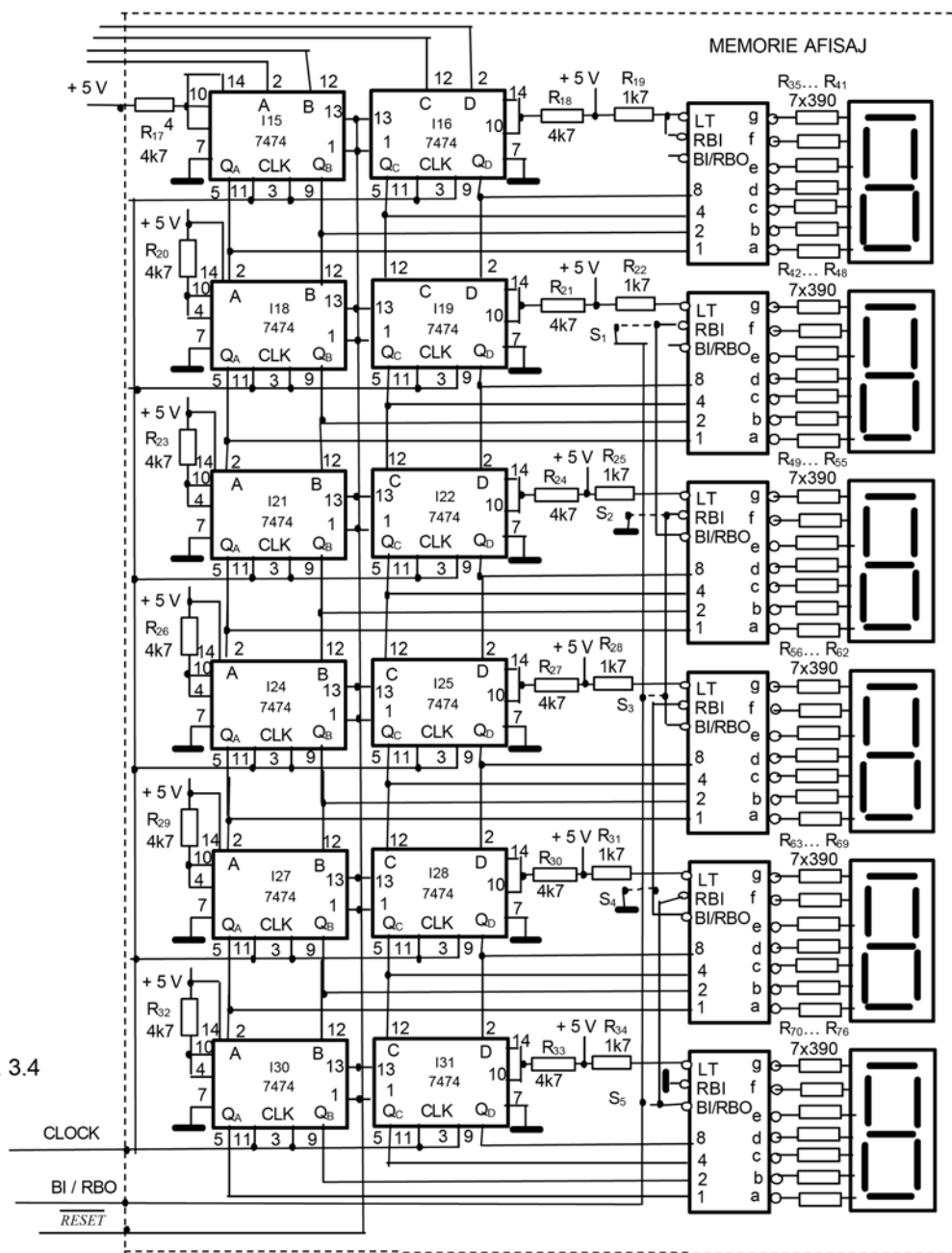


Fig. 3.4

### Decodarea cifrelor 1, 2, ..., 9

Vom lua un exemplu concret, considerând că se apasă tasta corespunzătoare cifrei 5. Se observă că cifrele 1, 2, ..., 9 au aceeași bară comună (14). La apăsarea tastei 5, aceasta face legătura între bara comună (14) și bara specifică (9). Bara specifică (9) este legată la ieșirea  $\bar{5}$  (pinul 6) a decodorului CDB442.

În momentul tastării, nu se poate preciza conținutul număratorului. Dacă acest conținut este diferit de 0101 (*DCBA*), ieșirea  $\bar{5}$  a decodorului este la nivel "1" logic. Astfel, pe intrarea 1 a porții *I10* – 1, 2, 4, 5, 6 se aplică nivel "1" logic, celelalte intrări fiind tot la "1" logic și oscilațiile vor continua să treacă spre numărător, deci baleierea continuă. În momentul în care numărătorul va conține codul *BCD* al cifrei 5 (0101), ieșirea  $\bar{5}$  a decodorului trece în "0" logic. Acest nivel apare pe bara specifică (9) și prin intermediul contactului închis, realizat prin apăsarea tastei, apare și pe bara comună (14). Astfel, apare nivel logic "0" la intrarea porții *NAND I10* – 1, 2, 4, 5, 6, care va da la ieșire "1" logic. Cu acest nivel se asigură încărcarea condensatorului  $C_1$ , prin rezistorul  $R_5$ . Cu o întârziere determinată de acest grup,  $R_5.C_1 = 910 \Omega \cdot 1,5 \mu F$  se atinge pragul triggerului Schmitt *I11* – 1, 4, 5, 6, acesta trecând cu

ieșirea în “0” logic. Filtrul trece jos  $R_5 C_1$ , care realizează întârzierea respectivă, are rol de eliminare a oscilațiilor de contact; frecvența acestora fiind mare, ele sunt puse la masă prin  $C_1$ . În cazul în care tasta este apăsată și ieșirea corespunzătoare a decodului  $CDB442$  este în “0” logic, ar exista pericolul ca aceste oscilații parazite de contact să se propage prin poarta  $I10 - 1, 2, 4, 4, 5$  și să modifice conținutul numărătorului. Acest lucru este evitat prin prezența la intrarea triggerului Schmitt a integratorului  $R_5 C_1$ . Triggerul Schmitt are și rol de formare a impulsurilor  $TTL$ . Nivelul “0” logic de la intrarea triggerului se aplică la intrarea 5 a porții  $I9 - 4, 5, 6$ , ducând la blocarea accesului impulsurilor de tact de la oscilator spre numărător. Ieșirea 6 a acestei porți trece în nivel “1” logic, ceea ce înseamnă un front pozitiv aplicat la intrarea de numărare a circuitului  $CDB490$ . Conținutul numărătorului rămâne 0101, circuitul numărând fronturile negative ale impulsurilor de tact, deci saltul în “1” logic primit pe intrarea de tact, neschimbând starea numărătorului. Numărătorul rămâne în această stare și ieșirea  $\bar{5}$  a decodului se menține în “0” logic atât timp cât tasta 5 este menținută apăsată. Ieșirile numărătorului sunt legate la intrările de date ale primei celule din memoria tampon.

În momentul apariției, ca urmare a beleierii tastaturii, a nivelului logic “0” pe bara (14), poarta  $NAND I8 - 8, 9, 10$  primește “0” logic pe intrarea 9, deci ieșirea trece în “1” logic. Acest front crescător se aplică pe intrarea de trigger  $B$  a monostabilului  $CDB4121 (I12)$ . Acesta basculează cu  $Q$  în “1” logic, menținându-se la această stare un timp  $\tau = 0,69 \cdot R_6 C_2$ , mai mare decât durata oscilațiilor de contact, care se pot propaga până la intrarea monostabilului. Astfel, influența acestora este eliminată, deoarece, pe durata  $\tau$ , orice front crescător de la intrarea  $B$  a monostabilului nu este luat în considerare. Impulsul obținut la ieșirea  $Q$  reprezintă impulsul de tact pentru încărcarea memoriei tampon, dar înainte se realizează o prelucrare a acestui impuls. Impulsul se aplică pe intrarea 13 a porții  $NAND I8 - 11, 12, 13$ . Intrarea 12 a acestei porți este menținută la “1” logic, atât timp cât ultima celulă (cea mai semnificativă) a memoriei este în starea “0”. Această reacție este luată de la ultimul decodor  $BCD - 7$  segmente  $I32$ , pinul 4 ( $BI / RBO$ ).

Impulsul de tact se aplică unui buffer realizat cu 2 tranzistoare tip  $BC172$ , cu rolul de amplificare în curent a acestui impuls. Lucrul acesta este necesar pentru că impulsul de tact atacă 24 de intrări  $TTL$ , număr care depășește fan-out-ul unui  $TTL$  standard. Deci, impulsul de ieșire din circuitul integrat  $I8$  (pinul 6), prin  $R_{12}$  determină saturarea tranzistorului  $T_3$ , ca urmare,  $T_4$  se va bloca și la ieșirea lui se obține n nivel de tensiune compatibil  $TTL$ . Frontul crescător obținut la ieșirea lui  $T_4$  se aplică la intrările de tact ale bistabilelor  $D$ , cu acționare pe front pozitiv  $CDB474$ , care formează cele 6 celule de memorie. Intrările de date ale primei celule fiind legate la ieșirile numărătorului, la apariția frontului pozitiv, conținutul numărătorului este transferat în memoria tampon, care dă la ieșire codul  $BCD$  al cifrei a cărei tastă a fost apăsată. Acest cod se aplică decodului  $BCD - 7$  segmente. Pe unele din cele 7 ieșiri ale sale se obțin nivele de “0” logic, în funcție de codul  $BCD$  de la intrare. Cu ieșirile decodului se atacă celulele de afișaj cu 7 segmente, cu  $LED$ -uri care vor afișa cifre corespunzătoare tastei apăstate.

La apăsarea tastei pentru o altă cifră, informația de la ieșirea numărătorului se aplică primei celule de memorie iar informațiile din prima celulă se aplică celei de-a doua. Noua cifră introdusă este afișată pe primul digit ( $LSB$  - cel mai puțin semnificativ), iar cifrele introduse anterior se deplasează spre bitul cel mai semnificativ ( $MSB$ ).

Se pot introduce în acest mod 6 (3) cifre de la tastatură. Când se introduce a șasea (a treia) cifră în prima celulă de memorie, informația se deplasează și conținutul ultimei celule ( $MSB$ ) este diferit de 0000. Intrările decodului  $BCD - 7$  segmente  $I32$  sunt diferite de “0” și ieșirea  $BI / RBO$  trece din starea “0” în “1” logic, nivel care este inversat de  $I9 - 1, 2, 3$  și se inhibă poarta  $I8 - 11, 12, 13$ . O nouă tastare nu mai este luată în considerare, memoria și afișajul rămânând în starea respectivă până la ștergerea lor, prin apăsarea tastei “ $CE / C$ ”.

### **Decodarea cifrei 0**

Dezavantajul tastaturii utilizate este că cifra 0 nu se află pe aceeași bară comună cu celelalte cifre. De aceea, pentru introducerea sincronă a cifrei 0 în memorie s-a realizat un circuit special. Cifra 0 se află la intersecția liniei (3) cu bara specifică (12), care este comună și pentru cifra 9. La apăsarea tastei 0, datorită baleierii, ieșirea  $\bar{9}$  a decodului  $CDB442$  trece în starea “0” logic; acest nivel se aplică, prin contactul realizat de tastă, și pe bara comună (3), determinând ca ieșirile inversoarelor  $I1 - 10, 11$  și  $I2 - 3, 4$  să treacă în “1” logic. Pe intrările  $NAND$  - ului  $I5 - 1, 2, 3$  avem “1” logic, deci ieșirea lui va fi “0” logic. Atât timp cât tasta 0 nu se apasă, ieșirea acestei porți se menține în “1” logic. Nivelul

“0” logic de la ieșirea 3 a porții  $I5$  se aplică inversorului  $I2 - 10, 11$  și de aici intrărilor de reset  $R0(1)$  și  $R0(2)$  ale numărătorului  $CDB490$ . În mod normal, aceste intrări sunt în “0” logic, numărătorul funcționând. La apăsarea tastei 0, aceste intrări trec în “1” logic, resetând numărătorul în starea 0000. Același impuls “0” logic de la ieșirea 3 a circuitului  $I5$ , se aplică și porții  $NAND - I8 - 8, 9, 10$ , trecând ieșirea ei din “0” în “1” logic. Astfel, pe intrarea  $B$  a monostabilului  $I12$  apare un front crescător, declanșându-l.

Ca și la decodarea cifrelor 1, 2, ..., 9, se obține și în acest caz impulsul de tact care transferă starea 0000 de la ieșirea numărătorului în prima celulă de memorie și de aici este afișată pe primul digit. La tastarea repetată a cifrei 0, aceasta poate fi introdusă și afișată numai dacă nu este cifra cea mai semnificativă.

#### **Decodarea operatorilor**

Cei 12 operatori ai tastaturii sunt conectați la barele comune (2) și (3). De la fiecare bară comună, printr-un inversor, se obțin impulsurile de validare pentru două grupe de porți  $NAND$ . Dacă nu se apasă nici o tastă corespunzătoare unui operator, barele (2) și (3) vor fi la nivel “1” logic. Prin inversare cu  $I1 - 10, 11$  și  $I2 - 12, 13$ , se obține nivelul “0” logic, care inhibă cele două grupe de porți  $NAND$ :  $I4, I5$  și  $I6, I8 - 1, 2, 3$ . De exemplu, la apăsarea operatorului “x” se face legătura între bara comună (3) și bara specifică (9). Bara specifică (9) este legată la ieșirea  $\bar{5}$  a decodului  $CDB442$  și când această ieșire trece în “0” logic, ea va determina apariția acestui nivel și pe bara (3) realizând, pe de o parte blocarea oscilațiilor spre numărător, iar pe de altă parte, va obține “1” logic la ieșirea porții  $I1 - 10, 11$ , care va valida primul grup de porți  $NAND$ . Dacă pe intrarea 2 a porții  $NAND I4 - 1, 2, 3$  avem “1” logic, atunci pe intrarea 1 avem tot “1” logic, obținut cu inversorul  $I1 - 1, 2$  de pe bara specifică (9). Ieșirea lui  $I4 - 1, 2, 3$  este “0” logic, care, inversat de  $I3 - 12, 13$  devine “1” logic și validează aprinderea  $LED$ -ului corespunzător acestui operator. La fel se realizează decodarea unui operator de pe bara comună (2), când este validat al doilea grup de porți  $NAND$ .

#### **Resetarea automată la punerea sub tensiune**

La punerea sub tensiune a montajului, datorită prezenței fenomenelor tranzitorii, ar exista pericolul ca în circuitele de memorie să se încarce o valoare aleatoare (chiar un simbol hexazecimal mai mare ca 9). Pentru a evita acest fenomen, se folosește intrarea asincronă prioritară a bistabilelor  $D$ ,  $\overline{RESET}$ . Atât timp cât această intrare este a nivel “0” logic, ieșirile vor fi toate în “0” logic, iar acțiunea tactului va fi suprimată. Acest lucru se realizează astfel: la punerea sub tensiune a montajului, condensatorul  $C_3$  de  $10 \mu F$  legat la intrarea 13 a circuitului  $I11 - 8, 9, 10, 12, 13$  este descărcat, ceea ce reprezintă nivel “0” logic. La ieșire apare “1” logic. Prin inversarea acestui nivel de către poarta  $I10 - 8, 9, 10, 12, 13$ , realizată cu  $CDB420$ , se obține “0” logic, tranzistorul  $T_1$  se blochează iar  $T_2$  se saturează prin  $R_{10}$  de la + 5 V. Ieșirea lui  $T_2$  este în “0”, nivel care, aplicat pe bara de  $\overline{RESET}$ , trece toate celulele de memorie în starea “0”.

Condensatorul  $C_3$  se încarcă prin rezistența  $R_7$  și când se atinge nivelul corespunzător primului prag al triggerului, toate intrările în circuitul  $I11 - 8, 9, 10, 12, 13$  sunt în “1” logic iar ieșirea acestuia trece în “0” logic. Tranzistorul  $T_2$  se blochează și pe bara  $\overline{RESET}$  apare “1” logic. Din acest moment, se poate trece la introducerea datelor în memoria tampon.

#### **Ștergerea conținutului memoriei tampon**

Se realizează cu tasta  $CE / C$ , decodificată ca operator. Tasta  $CE / C$  face legătura între bara comună (2) și bara specifică (6), legată la ieșirea  $\bar{2}$  a decodului. La apăsarea tastei  $CE / C$  și ca urmare a beleierii, pe bara specifică 6 legată la ieșirea  $\bar{2}$  și pe bara comună (2) avem nivel “0” logic. Acest nivel se aplică inversoarelor  $I1 - 8, 9$  și  $I1 - 12, 13$ , ieșirile lor trecând în “1” logic. Prin aplicarea acestor nivele la intrările  $NAND$ -ului  $I6 - 4, 5, 6$ , ieșirea lui trece în “0” logic. De aici se ia semnalul  $\overline{CE/C}$ , care se aplică pe intrările 10 și 12 ale triggerului  $I11 - 8, 9, 10, 12, 13$ , făcând ca acesta să treacă în “1” logic, și pe bara  $\overline{RESET}$  apare un impuls de la “1” la “0” logic, care se menține atât timp cât tasta este apăsată și realizează resetarea memoriei, informația conținută anterior fiind ștersă. Punerea în evidență a funcției  $CE / C$  se face și prin arinderea unui  $LED$ .

## Observații

1. Circuitul evită dubla tastare întrucât în momentul în care se apasă 2 taste, numărătorul se va bloca în prima stare atinsă în sensul de numărare direct. Diodele legate pe ieșirile decodorului *CDB442* protejează ieșirile în cazul dublei tastări. Doar o singură ieșire din decodor este la un moment dat în "0" logic. Dacă se apasă simultan 2 taste, de exemplu 2 și 3, se stabilește o legătură electrică între ieșirile  $\bar{2}$  și  $\bar{3}$  ale decodorului. Când apare "0" la ieșirea  $\bar{2}$ , la ieșirea  $\bar{3}$  apare "1" logic și există pericolul distrugerii porților de ieșire. Diodele folosite sunt cu Ge, pentru a da o cădere de tensiune de 9,2 V, care cumulată cu valoarea maximă a nivelului "0" logic la ieșirea decodorului  $V_{0Lmax} = 0,4$  V, să nu depășească tensiunea maximă de intrare în starea "0" logic, în circuitul *I10*, *CDB420*.  $V_{iLmax} = 0,8$  V. Cu diodele legate, dioda de la ieșirea  $\bar{3}$  se va bloca iar dioda de pe ieșirea  $\bar{2}$  va conduce pe circuitul + 5 V,  $R_1 = 4,7$  k $\Omega$ , diodă, poartă de ieșire  $\bar{2}$  la masă.

2. Circuitul permite eliminarea zerourilor ne semnificative, afișajul pornind din stare cu 0 înscris în digitul cel mai puțin semnificativ. Aceasta se realizează prin interconectarea decodificatoarelor *BCD – 7* segmente, utilizând în mod corespunzător intrările *RBI* (pin 5) și ieșirea *BI / RBO* (pin 4).

3. După încărcarea totală a memoriei, o nouă introducere de date se face după ștergerea informației din memorie (apăsând tasta *CE / C*).

4. Sistemul are 2 inconveniente, și anume:

a) La menținerea unei taste corespunzătoare unei cifre mai mult de 2 secunde, se introduce pentru a doua oară cifra, la eliberarea tastei. Aceasta se datorează faptului că starea cvasistabilă a monostabilului este mai mică decât durata de apăsare a tastei și, la eliberarea tastei, el este regăsit în starea stabilă, astfel că oscilațiile de contact care apar pe bara (4) îl redeclanșează.

b) La menținerea tastei 0 apăsată se introduce repetat cifra 0, cu o viteză dată de constanta monostabilului (numai în cazul zerourilor semnificative).

Eliminarea acestor neajunsuri se face printr-o tastare normală.

5. Circuitul este prevăzut cu 9 puncte de măsură și control,  $M_1 \dots M_9$ , pentru punerea în evidență a proceselor care apar și a funcționării montajului.

## 4. Determinări experimentale

1. Se identifică blocurile componente ale montajului.
2. Se oscilografiază formele de undă ale semnalelor în următoarele puncte:  
 $M_1$ : ieșirea decodorului *BCD* zecimal, starea 9;  
 $M_2$ : ieșirea decodorului *BCD* zecimal, starea 5;  
 $M_3$ : bara comună cifre (14), observându-se oscilațiile de contact;  
 $M_4$ : decodarea cifrei 0;  
 $M_5$ : suprimare zerouri ne semnificative;  
 $M_6$ : tact registru de memorie;  
 $M_7$ : oscilator;  
 $M_8$ : tact numărător (se pune în evidență blocarea numărătorului);  
 $M_9$ : suprimarea oscilațiilor de contact.
3. Se verifică eliminarea efectului dublei tastări.
4. Gasiți soluții pentru eliminarea transferului în memorie la eliberarea tastei, pe cale electronică, imaginând alte scheme pentru formarea tactului.
5. Explicați necesitatea bufferului pentru tact și *RESET*.
6. Justificați modul de alegere a rezistenței  $R_5$ . Ce se întâmplă dacă această rezistență este mai mare decât o anumită valoare?